

# SOLID-STATE IMAGE PICKUP DEVICE

**Publication number:** JP1238382 (A)

**Publication date:** 1989-09-22

**Inventor(s):** HIGASHITSUTSUMI YOSHIIITO +

**Applicant(s):** SANYO ELECTRIC CO +

**Classification:**

- **international:** *H04N5/235; H04N5/335; H04N5/235; H04N5/335;*  
(IPC1-7): H04N5/235; H04N5/335

- **European:**

**Application number:** JP19880066330 19880318

**Priority number(s):** JP19880066330 19880318

**Also published as:**

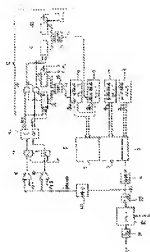
☐ JP5014470 (B)

☐ JP1812707 (C)

## Abstract of JP 1238382 (A)

**PURPOSE:** To eliminate insufficient exposure and at the same time to make delicate iris control in fine steps by making an effective photoelectrical conversion period settable over plural vertical scanning line periods and controlling the effective photoelectric conversion period at every horizontal scanning line period unit or at every appropriate number of horizontal scanning line period unit.

**CONSTITUTION:** A control circuit Q is provided with an up-down counter 15 which variably sets the electric charge discharge driving timing during a specific vertical scanning line period in the number of the horizontal scanning line periods and the 2nd up-down counter 19 by which the number of vertical scanning line periods to the electric charge readout driving timing after the electric charge discharge driving timing is set is variably set.; The counter 19 counts up when the value of the counter 15 circulates from the minimum value to the maximum value in the course of counting down and counts down when the value of the counter 15 circulates from the maximum value to the minimum value in the course of counting up. Moreover, the exposure limiting signal CLOSE and exposure accelerating signal OPEN obtained from a decoder 13 respectively become the up signal U and down signal D of the counter 15.



Data supplied from the **espacenet** database — Worldwide

⑫ 公開特許公報(A) 平1-238382

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)9月22日

H 04 N 5/335  
5/235

Q-8420-5C  
8121-5C

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 固体撮像装置

⑯ 特 願 昭63-66330

⑰ 出 願 昭63(1988)3月18日

⑱ 発 明 者 東 堤 良 仁 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内  
⑲ 出 願 人 三 洋 電 機 株 式 会 社 大阪府守口市京阪本通2丁目18番地  
⑳ 代 理 人 弁理士 西 野 卓 嗣 外 1 名

明 細 書

1. 発明の名称 固体撮像装置

2. 特許請求の範囲

(1) 受光した画像を光電変換することによって画像信号を得る撮像素子と、該固体撮像素子の光電変換電荷を排出駆動した後に読出駆動する駆動回路と、該駆動回路の電荷排出駆動タイミングと電荷読出駆動タイミングを設定して両タイミング間の有効光電変換期間を制御する制御回路とからなり、

上記制御回路は特定の垂直走査線間中での電荷排出駆動タイミングを水平走査線番号で可変設定する第1のアップダウンカウンタ、及び電荷排出駆動タイミング後の電荷読出駆動タイミングまでの垂直走査線間数が可変設定される第2のアップダウンカウンタとが備えられ、第2のアップダウンカウンタはカウントダウン中の第1のアップダウンカウンタの値が最小値から最大値に循環したときにカウントアップし、カウントアップ中の第1のアップダウンカウンタの値が最大値から最

小値に循環したときにカウントアップする事特徴とした固体撮像装置。

2. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は固体撮像装置に関し、特にCCDの如き固体撮像素子に対して露出制御を行う固体撮像装置に関する。

(ロ) 従来の技術

撮像装置、例えばテレビカメラの露出制御は、通常アイリス制御回路によりレンズ筒内の機械的な絞り機構を制御しており、コストアップの要因となっていた。

その為、従来からCCD固体撮像素子を用いたテレビカメラの如き固体撮像装置では、固体撮像素子の駆動原理を活用して電子的に自動露光制御(オートアイリス)しようとする試みがなされている。

例えば、実願昭61-139527号ではフレームトランスファ型のCCD固体撮像素子に於て、光電変換期間の途中でこの素子の受光エリアにそれまで

光電変換して蓄積された画像電荷を画像信号読出しの為に転送方向とは逆方向に転送排し、残りの光電変換期間(実効光電変換期間)だけで画像電荷の蓄積を行う露光制御手段を設ける事が提案されている。従って、この様な露光制御手段によれば、電荷の逆転送タイミングを被写体の明るさに応じて変化させる事により良好な露光状態が得られる。

しかしながら、この様な従来装置に於ては、一垂直走査線期間が一光電変換期間に対応し、この期間ごとに逆転送タイミングが必ず設定される構成であったので、実効光電変換期間が一垂直ブランキング期間以下に制限されていた。

従って、従来装置では、オートアイリス機能を備えているにもかかわらず、暗い被写体の撮像時に結局、露光不足を招く不都合があった。

(ハ) 発明が解決しようとする課題

本発明は上述の不都合に鑑みて成されたものであり、実効光電変換期間の無制限拡大を可能として露光不足を完全に解消できるオートアイリス機

能を備えた固体撮像装置を提供するものである。

(ニ) 課題を解決するための手段

本発明の固体撮像装置は、受光した画像を光電変換することによって画像信号を得る撮像素子、この固体撮像素子の光電変換電荷を排出駆動した後に読出駆動する駆動回路、この駆動回路の電荷排出駆動タイミングと電荷読出駆動タイミングを設定して両タイミング間の実効光電変換期間を制御する制御回路とからなり、この制御回路は特定の垂直走査線期間中での電荷排出駆動タイミングを水平走査線期間番号で可変設定する第1のアップダウンカウンタ、及び電荷排出駆動タイミング後の電荷読出駆動タイミングまでの垂直走査線期間数が可変設定される第2のアップダウンカウンタとが備えられ、第2のアップダウンカウンタはカウントダウン中の第1のアップダウンカウンタの値が最小値から最大値に循環したときにカウントアップし、カウントアップ中の第1のアップダウンカウンタの値が最大値から最小値に循環したときにカウントアップする構成となっている。

第1図に本発明の固体撮像装置の一実施例の構成を示す。

同図に於て、(S)は受光エリア(1)と蓄積エリア(2)と水平レジスタ(3)からなるフレームトランスファ型のCCD固体撮像素子であって、受光エリア(1)で一画面単位で光電変換して得た画像電荷を蓄積エリア(2)に一旦転送蓄積した後、水平ブランキング期間で一走査ライン単位で水平レジスタ(3)を介して画像信号として出力するものである。そしてこの画像信号は信号処理回路(4)でサンプルホールド及び増幅等の信号処理が施されてビデオ信号として出力される。

上記CCD固体撮像素子(S)はクロックによって駆動されるものであって、受光エリア(1)には読出転送クロック発生回路(5)からの4相の順方向転送クロック $\Phi$ 。又は、排出転送クロック発生回路(6)からの4相の逆方向転送クロック $\Phi$ 。が所定タイミングで供給される。(これらのタイミングに就いては後述する。)一方、蓄積エリア(2)には蓄積転送クロック発生回路(7)からの4

(ホ) 作用

本発明によれば、特定の垂直走査線期間中での電荷排出駆動タイミングを水平走査線期間番号で可変設定する第1のアップダウンカウンタ、及び電荷排出駆動タイミング後の電荷読出駆動タイミングまでの垂直走査線期間数が可変設定される第2のアップダウンカウンタとを設け、第2のアップダウンカウンタはカウントダウン中の第1のアップダウンカウンタの値が最小値から最大値に循環したときにカウントアップし、カウントアップ中の第1のアップダウンカウンタの値が最大値から最小値に循環したときにカウントダウンするので、電荷排出駆動タイミングと電荷読出駆動タイミングとの間の期間即ち、実効光電変換期間を複数の垂直ブランキング期間に亘って長時間設定でき、しかもこの様に複数の垂直ブランキング期間に亘っても水平走査線期間単位、或いは整数水平走査線期間単位で実効光電変換期間長を伸縮制御できる。

(ヘ) 実施例

相の転送クロック $\Phi_1$ が供給され、水平レジスタ(3)には水平転送クロック発生回路(8)からの2相の転送クロック $\Phi_2$ が供給される。尚、これ等クロック発生回路(5)(6)(7)(8)は同一の発振手段(図示せず)からの基本クロックに基づいて動作し、同じくこの基本クロックに基づき水平ブランキングパルス発生手段(図示せず)が水平ブランキングパルス $P_H$ を発生し、この水平ブランキングパルス $P_H$ に基づき垂直ブランキングパルス発生手段(図示せず)が垂直ブランキングパルス $P_V$ を作成する。

さらに、(40)は上記信号処理回路(4)からの1画面分の画像信号 $Y(t)$ [輝度信号、或いはこれを含むR、G、B信号の輝度成分]を積分する積分回路であり、この積分値は第1及び第2の比較回路(9)(10)でそれぞれ所定の基準値と比較される。即ち、第1の比較回路(9)は上記積分値を露光適正範囲の上限を示す基準値 $V_{r1}$ と比較して比較結果を第1のフリップフロップ(11)に格納する。又第2の比較回路(10)は上記積分値を露光適正範囲

の下限を示す基準値 $V_{r2}$ と比較して比較結果を第2のフリップフロップ(12)に格納する。

(13)は上記第1、及び第2のフリップフロップの2ビットの格納値をデコードするデコーダであり、露光適正範囲以上の露光状態のとき露光制限信号CLOSEを出力し、露光適正範囲以下のとき露光促進信号OPENを出力し、また露光適正範囲内のときには現状維持のために信号出力は行わない。

斯る第1図図示の本発明実施例装置の特徴とするところは、上記デコーダからの露光状態検知信号を用いて上記固体撮像素子(S)の実効光電変換期間の伸縮を制御する制御回路(Q)にある。

制御回路(Q)は、複数の垂直走査線期間 $n$ Vに亘る実効光電変換期間Eの垂直走査線期間数 $n$ 即ち固体撮像素子(S)を読出駆動するまでの垂直ブランキングパルス $P_V$ の数 $n$ を設定するアップダウンカウンタ構成のVレジスタカウンタ(19)、垂直ブランキングパルス $P_V$ をカウントするVカウンタ(20)、これら両カウンタの一致検出を行い読出転送クロック発生回路(5)を所定期間起動さ

せるための読出駆動タイミング信号 $T$ を出力するV比較回路(21)を備え、更に実効光電変換期間の第1の垂直走査線期間Vに於いて固体撮像素子(S)を排出駆動する水平ブランキング期間を示す水平走査線番号 $m$ を例えば $V/32$ のステップで設定するアップダウンカウンタ構成のHレジスタカウンタ(14)、水平ブランキングパルス $P_H$ をカウントするHカウンタ(15)、これら両カウンタの一致検出を行い排出転送クロック発生回路(6)を所定期間起動させるための排出駆動タイミング信号 $T$ を出力するH比較回路(16)を備えている。

斯様なカウンタ構成の制御回路(Q)に於ては、デコーダ(13)から得られる露光制限信号CLOSE、及び露光促進信号OPENがそれぞれHレジスタカウンタ(15)のアップ信号U、及びダウン信号Dとなる。更にこのHレジスタカウンタ(15)の値が最大値[FF]から最小値[00]にカウントアップした時に出力するリップルキャリー信号Cと上記露光制限信号CLOSEとのAND(18)信号、及び最小値[00]から最大値[FF]にカウントダウンした時に

出力するリップルボロー信号Bと上記露光促進信号OPENとのAND(17)信号がそれぞれVレジスタカウンタ(19)のダウン信号D、及びアップ信号Uとなる。一方、水平ブランキングパルス $P_H$ をカウントするHカウンタ(15)並びに垂直ブランキングパルス $P_V$ をカウントするVカウンタ(20)はいずれも最大値までカウントするとこの値を保持したまま停止するアップカウンタであって、上記V比較回路(21)から得られる排出駆動タイミング信号 $T$ でリセットされる構成となっている。尚、このタイミング信号 $T$ はフリップフロップ(11)(12)の信号取込クロックとしても働き、更に後述するメモリ回路(23)のライト信号のトリガとしても利用される。

次に、第2図のタイミング図に基づき動作を説明する。同図の動作例は、始め1垂直走査線期間Vより短い実効光電変換期間Eで露光適正範囲にあり、タイミング $t_1$ 時に露光不足になり、タイミング $t_2$ 時に露光不足を検知して露光促進状態に遷移し、タイミング $t_3$ 時に1垂直走査線期間

Vより長い実効光電変換期間Eで露光適正を検知する場合に就いて示している。また、同図の場合理解を助ける都合上、Hレジスタカウンタ(14)の値がV/4のステップでアップダウンさせて実効光電変換期間EがV/4のステップで伸縮するシステムとしている。

タイミングt<sub>1</sub>までの適正露光状態では期間V毎の3V/4に相当する水平走査線番号がHレジスタカウンタ(14)に格納され、Vレジスタカウンタには[1]が格納されており、この状態で安定している。即ち、期間V毎の3V/4時点でHレジスタカウンタ(14)とHカウンタ(15)とが一致してH比較回路(16)が排出駆動タイミング信号T<sub>1</sub>を出力し、これにより排出転送クロック発生回路(6)からの逆方向転送クロックΦ<sub>1</sub>が固体撮像素子(S)に供給され、その受光エリア(1)でそれまで光電変換された撮像素子が外部に排出され消滅する。そして、V/4期間後の垂直ブランキングパルスP<sub>1</sub>でVカウンタ(20)が[0]から[1]にカウントアップしたとき、この値がVレジスタ

カウンタ(19)の値と一致し、V比較回路(21)が読出駆動タイミング信号T<sub>2</sub>を出力し、これによって読出転送クロック発生回路(5)からの順方向転送クロックΦ<sub>2</sub>が固体撮像素子(S)に供給され、その受光エリア(1)でV/4の実効光電変換期間E中に光電変換された撮像素子が蓄積エリア(2)に転送されて、次の期間Vで水平レジスタ(3)から信号処理回路(4)を介して適正露光範囲のV波形(i)(o)で示すビデオ信号Y(t)が得られる。これらのV波形(i)(o)は適正露光範囲内にあり、その積分値の比較処理の結果、デコーダ(13)からは信号出力が無く、従ってHレジスタカウンタ(14)(19)の格納値は増減されない。この結果、次の期間Vでの期間Eは伸縮せずに、E=V/4が維持される。

この様な露光適正状態に於て、V波形(o)の期間V中のタイミングt<sub>1</sub>時に被写体の照度が低下して露光不足となった場合、この次の期間VのV波形(n)は大幅な輝度低下となる。

このV波形(n)に続くタイミングt<sub>2</sub>の垂直ブ

ランキング期間に露光不足が検知され、デコーダ(13)は露光促進信号OPENを出力し、Hレジスタカウンタ(14)の値をV/4分小さくする。これによって、次の期間Vでの排出駆動タイミングT<sub>1</sub>がV/4だけ早まるので実効光電変換期間E=V/2となる。

この様にHレジスタカウンタ(14)の値の減少が続いて実効光電変換期間EがE=Vm迄伸長した時、即ちHレジスタカウンタ(14)が最小値の[0]から[F F]にカウントダウンした時は、Hレジスタカウンタ(14)からリップルボロー信号Bが出力されVレジスタカウンタ(19)はカウントアップされて値[2]となる。従って、この後直ちに生ずる第1番目の垂直ブランキングパルスP<sub>1</sub>次点ではV比較回路(21)からは排出駆動タイミング信号T<sub>1</sub>が得られず、次の第2番目のパルスP<sub>2</sub>で初めてこの排出駆動タイミング信号T<sub>2</sub>が得られるので、このタイミングで読出転送クロック発生回路(5)からの順方向転送クロックΦ<sub>2</sub>が固体撮像素子(S)に供給される。その結果、受光

エリア(1)で実効光電変換期間E=V中に光電変換された撮像素子が蓄積エリア(2)に転送され、次の期間Vで水平レジスタ(3)から信号処理回路(4)を介してV波形(t)で示すビデオ信号Y(t)が出力される。尚、上述の第1番目の垂直ブランキングパルスP<sub>1</sub>次点では排出駆動タイミング信号T<sub>1</sub>が得られないので、第2番目のパルスP<sub>2</sub>で排出駆動タイミング信号T<sub>2</sub>が得られるまでの期間Vに於ては、画像信号の出力がない為に信号処理回路(4)からのビデオ信号Y(t)にV波形は存在しない。

さらに露光不足状態が続くと、デコーダ(13)から露光促進信号OPENが出力される限りHレジスタカウンタ(14)の値はさらにV/4分ずつ小さくなって実効光電変換期間EがV/4分ずつ伸長される。従って、ビデオ信号Y(t)のV波形のレベルは次第に増大することになる。

今、V波形(f)が露光適正範囲に達した場合、タイミングt<sub>2</sub>の垂直ブランキング期間にこのV波形(f)の露光適正が検知され、デコーダ(13)は

露光促進信号OPENの出力を停止する。従って、Hレジスタカウンタ(14)の値は $3V/2$ に相当する水平走査線番号を保持し、さらにVレジスタカウンタ(19)も[2]を保持することになるので、実効光電変換期間Eは $3V/2$ に設定される。

以上の如く、長時間露光処理されたビデオ信号Y(t)の無信号期間VはA/D変換器(22)とメモリ回路(23)とD/A変換器(24)からなる補間手段にて補間される。即ち、メモリ回路(23)は、読出駆動タイミング信号T<sub>r</sub>をトリガとして1V期間のV波形を記憶しつつ各期間V毎に記憶V波形を出力するものであり、この補間処理により第2図のビデオ信号Y'(t)のV波形(ハ)(ト)(チ)(ヲ)に続く無信号V期間にこれらV波形が繰り返し挿入されたビデオ信号Y'(t)が得られる。

上述の第2図の動作例では、露光不足状態に於てHレジスタカウンタ(14)のカウンタダウン動作に連動してVレジスタカウンタ(19)をカウンタアップする場合について例示したが、露光過多状態では逆にHレジスタカウンタ(14)のカウンタアップ

動作に連動してVレジスタカウンタ(19)はカウンタダウンされることになり、この露光過多状態は解消されることになる。

(ト)発明の効果

本発明の固体撮像素子は、以上の説明から明らかな如く、電荷排出駆動タイミングと電荷読出駆動タイミングとの間の期間即ち、実効光電変換期間を複数の垂直走査線期間に亘って設定でき、しかも複数の垂直走査線期間に亘る光電変換期間でありながら水平走査線期間単位、或いは画素水平走査線期間単位でこの期間を制御できる。従って本発明によれば、極めて暗い被写体から明るい被写体まで適正にアイリス制御でき、更には垂直走査線期間より細かいステップでの微妙なアイリス制御が可能となる。

4. 図面の簡単な説明

第1図は本発明の固体撮像装置の1実施例の構成図、第2図は信号タイミング図である。

(S)…固体撮像素子、(Q)…制御回路、(5)…読出転送クロック発生回路、(6)…排出転送クロ

ック発生回路、(7)…蓄積転送クロック発生回路、(8)…水平転送クロック発生回路、(9)(10)…比較回路、(11)(12)…フリップフロップ、(13)…デコーダ、(14)…Hレジスタカウンタ、(15)…Hカウンタ、(16)…H比較回路、(19)…Vレジスタカウンタ、(20)…Vカウンタ、(21)…V比較回路。

出願人 三洋電機株式会社  
代理人 井理士 西野卓嗣 外1名

